

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-097376

(43)Date of publication of application : 23.04.1991

(51)Int.Cl.

H04N 5/14

H04N 5/76

(21)Application number : 01-235209

(71)Applicant : HITACHI LTD
HITACHI VIDEO ENG CO LTD

(22)Date of filing : 11.09.1989

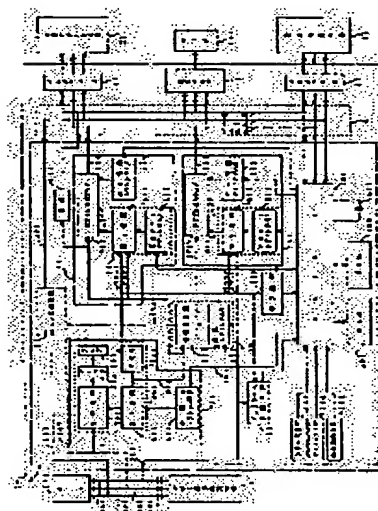
(72)Inventor : SHIRAISHI MIKIO
KIMURA HIROYUKI
MOCHIMARU YOSHIAKI
KOBORI YASUNORI
HANMA KENTARO

(54) VIDEO SIGNAL PROCESSOR

(57)Abstract:

PURPOSE: To convert a video signal automatically and faithfully the video signal of whatever signal type is inputted by detecting the frequency of a horizontal synchronizing signal, and obtaining the number of picture elements in a horizontal and a vertical directions, and obtaining approximate frequency at the time of the quantization of the video signal, and outputting the video signal by converting it into digital picture data and coordinate information.

CONSTITUTION: When the video signal of an unknown signal type outputted from a video signal output device 2 is inputted to a picture signal input device 1, and an automatic regulation switch 387 is operated, an H-synchronizing signal frequency-divided by a third frequency divider 380 is inputted to a controller 381, and the approximate frequency of the H-synchronizing signal is obtained. Next, the number of the picture elements (horizontal direction and vertical direction) of a picture period in the video signal is decided, and the picture period (blanking period and video period in horizontal direction and vertical direction) and sampling frequency are decided, and the phasing of a sampling signal is executed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-97376

⑬ Int. Cl.³

H 04 N 5/14
5/76

識別記号

Z
E

庁内整理番号

8220-5C
6957-5C

⑭ 公開 平成3年(1991)4月23日

審査請求 未請求 請求項の数 7 (全23頁)

⑮ 発明の名称 映像信号処理装置

⑯ 特 願 平1-235209

⑰ 出 願 平1(1989)9月11日

⑱ 発 明 者 白 石 幹 夫 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑲ 発 明 者 木 村 寛 之 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑳ 発 明 者 持 丸 芳 明 神奈川県横浜市戸塚区吉田町292番地 日立ビデオエンジニアリング株式会社内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 出 願 人 日立ビデオエンジニアリング株式会社 神奈川県横浜市戸塚区吉田町292番地

㉓ 代 理 人 弁理士 平 木 道 人 外1名

最終頁に続く

明 細 書

1. 発明の名称

映像信号処理装置

2. 特許請求の範囲

(1) 少なくとも水平同期信号、垂直同期信号、および映像信号からなるビデオ信号を入力して該ビデオ信号の信号パラメータを求め、該信号パラメータを利用して前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する映像信号処理装置において、

水平同期信号の周波数を検出する手段と、

前記水平同期信号の周波数に基づいて、水平および垂直方向の画素数を求める手段と、

前記画素数と水平同期信号の周波数とに応じて、ビデオ信号の量子化時の概略周波数を求める手段と、

前記映像信号を、周波数が前記概略周波数と同一のサンプリング信号の出力タイミングでA/D変換してなるデジタル画像データを参照して、水平同期信号の1サイクル内における画像期間、お

よび垂直同期信号の1サイクル内における画像期間を求める手段と、

前記求められた画素数、画像期間、および概略周波数に関するパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する手段とを具備したことを特徴とする映像信号処理装置。

(2) 前記デジタル画像データを参照して映像信号の位相と前記サンプリング信号の位相とのずれを補正する位相補正手段を、さらに具備したことを特徴とする請求項第1項記載の映像信号処理装置。

(3) 少なくとも水平同期信号、垂直同期信号、および映像信号からなるビデオ信号を入力して該ビデオ信号の信号パラメータを求め、該信号パラメータを利用して前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する映像信号処理装置において、

水平同期信号の周波数を検出する手段と、

前記水平同期信号の周波数に基づいて、水平および垂直方向の画素数を求める手段と、

前記画素数と水平同期信号の周波数とに応じて、ビデオ信号の量子化時の概略周波数を求める手段と、

前記映像信号を、周波数が前記概略周波数の2倍以上のサンプリング信号の出力タイミングでA/D変換してなるデジタル画像データを参照して、水平同期信号の1サイクル内における画像期間、および垂直同期信号の1サイクル内における画像期間を求める手段と、

前記求められた画素数、画像期間、および概略周波数に関するパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する手段と、

デジタル画像データに、概略周波数とサンプリング信号の周波数との関係に応じた補間処理を施して出力する補間処理手段とを具備したことを特徴とする映像信号処理装置。

(4) 前記画像データと座標情報とを参照して、前記画像期間および概略周波数を修正する手段を、さらに具備したことを特徴とする請求項第1項な

いし第3項のいずれかに記載の映像信号処理装置。

(5) 前記デジタル画像データを座標情報に応じて記憶する画像記憶手段をさらに具備し、前記参照されるデジタル画像データは、前記画像記憶手段から読み出されたデジタル画像データであることを特徴とする特許請求の範囲第1項ないし第4項のいずれかに記載の映像信号処理装置。

(6) 前記画像記憶手段はラインメモリであり、前記デジタル画像データの記憶、読み出し、参照は水平方向の1ラインごとに行われることを特徴とする請求項第5項記載の映像信号処理装置。

(7) 前記求められた各パラメータを各信号ごとに記憶する記憶手段と、

該記憶された各信号ごとのパラメータを選択的に読み出す手段とをさらに具備し、

前記読み出されたパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する機能を具備したことを特徴とする請求項第1項ないし第6項のいずれかに記載の映像信号処理装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ビデオ信号を入力してその信号パラメータを求めると共に、該信号パラメータを利用して前記ビデオ信号を自動的にデジタル画像データと座標情報とに変換し、これをビデオプリンタ等の端末装置に出力する映像信号処理装置に関する。

〔従来技術〕

近年、電子計算機や通信機器、あるいはテレビジョンなどのビデオ機器からディスプレイ装置用に出力される画像情報（ビデオ信号）を入力して、画像や図形などを印刷記録するビデオプリンタ装置が開発されている。

これらのビデオ信号は、高精細化および多階調化されつつあり、ビデオプリンタ装置にも高精細化および多階調化への対応が要求されつつある。

従来、この種のビデオ信号を印刷記録するビデオプリンタ装置としては、例えば特開昭60-46733号公報に静止画記録装置として開示さ

れているように、一般のテレビジョン放送等のビデオ信号を一旦デジタルデータに変換し、その画像データを使用して画像の印刷記録を行うものが知られている。

ビデオ信号をデジタルデータに変換する際には、ビデオ信号を構成する映像信号を、これに付随した同期信号を基準にしたタイミングでサンプリングする。そして、個々のデジタル化された画像データは画像全体における座標位置情報と共に管理され、印刷記録時には前記座標位置情報に基づいて再生される。

また、映像信号内における実際の画像期間（映像信号のうち、実際の画面を構成する映像信号が出力される期間）の水平方向および垂直方向に関する管理は以下のようにして行われる。

第18図は、前記ビデオ信号の構成を示したタイミングチャートであり、垂直同期信号（V同期信号）と水平同期信号（H同期信号）と映像信号との関係、および拡大したH同期信号と映像信号との関係を示している。

同図において、水平方向には、画像信号453の出力期間である画像期間450およびH同期信号の立ち下がりから画像期間450が始まるまでのブランキング期間451を予め設定しておき、H同期信号が立ち下った後、前記ブランキング期間451だけ遅れた時点から画像期間450だけ映像信号をサンプリングすることによって、水平方向1ライン分の映像信号の内、画像信号だけを選択的にサンプリングするようにしている。

この結果、画像期間450を示す画像信号453のみがデジタル化され、画像データとして出力される。

また、垂直方向には、V同期信号の立ち下がりから画像信号を含む映像信号が入力されるまでの所定の時間(バックボーチ期間)454を予め設定しておき、V同期信号が立ち下がった後、前記バックボーチ期間451だけ遅れた時点から始まるH同期信号に応じた映像信号をサンプリングすることによって、垂直方向の画像期間を管理するようにしている。

信号の種類が異なる場合、すなわち、水平1ライン当たりの時間が異なる場合には、サンプリングした画像データの縦横比(アスペクト比)が変化し、元の画像と印刷画像とのアスペクト比が変化するので忠実な印刷を行うことができなかった。

また、既存のNTSC方式やPAL方式のビデオ信号は、その規格が既知であるため予め各方式に合わせてパラメータの値を各種用意しておくことが可能であり、パラメータの求め方に関しては、例えば別冊トランジスタ技術SPECIAL、No. 5(1987)、第106頁から第136頁において、「パソコンによる画像処理技術」および「パソコン用画像入力ボードの設計・製作」と題して論じられているような手法が広く知られている。

しかし、ビデオ信号を扱う最近の電子計算機や情報端末装置においては、表示の高解像度化が進み、たとえば、水平方向に1280画素、垂直方向に1024画素といった、従来のテレビジョン放送に用いられてきた信号形式に比較して、約4

【発明が解決しようとする課題】

上記した構成のビデオプリンタは、ある特定の種類のビデオ信号に対しては正確に動作するが、扱えるビデオ信号の種類は所定の1種類に限定されており、前記ブランキング期間、バックボーチ期間等の信号パラメータの値が少しでも異なるビデオ信号には対応できないという問題があった。

また、信号パラメータの値が互いに異なるビデオ信号を扱える装置としては、特開昭59-226581号公報に記載されている。

この従来装置では、同期信号が出力されてから、映像信号に対してサンプリング処理を開始するまでの時間設定を、書き換え可能な記憶素子(シフトレジスタ)を利用して行い、このシフトレジスタを適宜に書き換えることによって信号パラメータの値が異なるビデオ信号にも対応できるようになっている。

しかしながら、この従来技術では、サンプリング処理を行うタイミング信号(サンプリングクロック)の周波数が固定となっているために、同期

倍の情報量を表示するものなどが開発されつつある。

ところが、この種の高精細高解像度ビデオ信号には一般化された規格がなく、いわば信号源である電子計算機の製造業者毎に異なる信号形式を用いているのが現状である。

したがって、これらの高精細高解像度ビデオ信号に基づいて印刷記録を行うビデオプリンタ装置では、その仕様をビデオ信号の規格に対応させざるを得ないが、前記シフトレジスタを利用する従来技術では、新たに開発された信号形式のビデオ信号には対応しきれない。

さらに、従来技術においては、ビデオプリンタ装置側のサンプリング信号の周波数を信号源側の量子化周波数に比較して十分速くすれば、信号源での量子化周波数を考慮することなくビデオ信号の忠実なサンプリングが可能となるが、高精細高解像度ビデオ信号ではその周波数帯域が非常に高いために、サンプリング周波数を信号源での量子化周波数より十分速くするといったことができず、

サンプリング周波数を信号源での量子化周波数に合わせなければならない。

さらに、信号源とビデオプリンタ装置との間を接続するケーブル等の接続条件によるビデオ信号のずれ等も無視できない。すなわち、画像信号が線画の場合など、信号のピーク値とサンプリング位置とが一致しないと、印刷画像において線画が正確に表現されなくなってしまうという問題が発生する。

したがって、このような問題を解決するためには、状況に応じて信号源における量子化時のタイミングとビデオプリンタ側でのサンプリングタイミングとを一致させなければならないが、このようなことは、予め設定したデータを利用して行うことはできない。

このように、従来技術のビデオプリンタは、入力されるビデオ信号の形式が既知である場合には対応できるが、未知の形式のビデオ信号は扱えないという問題があった。

本発明の目的は、上記した問題点を解決し、入

力されたビデオ信号の信号形式を求めて、その結果に応じて各種のパラメータを設定することによって、どのような信号形式のビデオ信号が入力されても、該ビデオ信号を自動的にかつ忠実に、デジタル画像データと座標情報とに変換し、これを汎用のビデオプリンタ等の端末装置に出力する映像信号処理装置を提供することにある。

〔課題を解決するための手段〕

上記した問題点を解決するために、本発明は以下のような手段を講じた。

(1) ビデオ信号を入力して、これを画像データと座標情報とに変換して出力する映像信号処理装置において、水平同期信号の周波数を検出する手段と、水平同期信号の周波数に基づいて水平および垂直方向の画素数を求める手段と、画素数と水平同期信号の周波数とに応じて、ビデオ信号の量子化時の概略周波数を求める手段と、水平同期信号の1サイクル内における画像期間、および垂直同期信号の1サイクル内における画像期間を求める手段とを具備し、求められた画素数、画像期間、

および概略周波数に応じて、ビデオ信号をデジタル画像データと座標情報とに変換して出力するようにした点に特徴がある。

(2) さらに、前記画像データと座標情報とを参照して、前記画像期間および概略周波数を修正する手段をさらに具備した。

(3) さらに、映像信号の位相とサンプリング信号の位相とのずれを補正する手段をさらに具備した点に特徴がある。

〔作用〕

水平方向および垂直方向の画素数は、水平同期信号の周波数とほぼ一表的に対応しているので、水平同期信号の周波数が検出されれば水平方向および垂直方向の画素数が確定する。

水平方向の画素数と水平同期信号の周波数とが分かれば、周波数に画素数を掛け合わせることでビデオ信号の量子化時の概略周波数を求めることができる。

映像信号を前記概略周波数でサンプリングして、その画像データを参照すれば、水平同期信号の1

サイクル内における画像期間、および垂直同期信号の1サイクル内における画像期間を求めることができる。

そして、以上のようにして求められた画素数、画像期間、および概略周波数に応じてビデオ信号をデジタル画像データと座標情報とに変換し、これをビデオプリンタ等の端末装置に出力すれば、元のビデオ信号に忠実な画像印刷が可能になる。

また、前記画像データと座標情報とを参照して、前記画像期間および概略周波数を修正する手段をさらに具備したので、画像データ等の参照と該参照結果に応じた修正とを繰り返すようにすれば、さらに忠実な画像印刷が可能になる。

さらに、画像データ等を参照して映像信号の位相とサンプリング信号の位相とのずれを補正すれば、さらに忠実な画像印刷が可能になる。

〔実施例〕

以下、本発明の実施例を図面を用いて説明する。第1図は本発明の一実施例である画像信号入力装置1の全体構成を示すブロック図である。

同図において、外部に接続された電子計算機等のビデオ信号出力装置 2 からは、映像信号 302、水平 (H) 同期信号 303、および垂直 (V) 同期信号 304 から成るビデオ信号 806 が、モニタ 202 および画像信号入力装置 1 に入力される。

第 3 図は、前記ビデオ信号 806 の構成を示したタイミングチャートであり、同図 (a) は、V 同期信号 304 と、H 同期信号 303 と、映像信号 302 との関係を示した図であり、同図 (b) は H 同期信号 303 の 1 周期 T_h 当たりの、H 同期信号 303 と、映像信号 302 と、ビデオ信号出力装置 2 から映像信号 302 を送り出すときに用いられる基準クロックと同一周波数のサンプリング信号との関係を示した図である。

画像がカラーの場合には、該映像信号 302 が、光の 3 原色である赤 (R)、緑 (G)、青 (B) の 3 色分の信号となるが、本実施例では、3 色のいずれに対しても同様の処理を行うので、説明を簡単にするために 1 色分に関してのみ説明するものとし、他の 2 色に関しては説明を省略する。

のみであり、該バックボーチ、フロントボーチ期間 710、712 では黒を表示する映像信号が出力される。

第 1 図に戻り、映像信号 302 は、A/D 変換器 301 でデジタル画像データ 305 に変換された後に共通バス 4 へ出力され、該デジタル画像データ 305 は、後に詳述するように、一旦画像メモリ 5 に記憶される。

H 同期信号 303 は、PLL 回路 350 の位相比較器 351、水平同期アドレス発生手段 27 内で、かつ水平入力先頭位置設定手段 26 内の第 1 分周器 360 のリセット端子、垂直同期アドレス発生手段 28 内の V アドレスカウンタ 370 のクロック端子、水平入力先頭位置設定手段 29 内の第 2 分周器 371 のクロック端子、第 3 分周器 380 のクロック端子、およびインタレース検出手段 30 の一方の入力端子に入力され、該第 3 分周器 380 の出力信号はコントローラ 381 に入力される。

V 同期信号 304 は、インタレース検出手段

V 同期信号 304 は、1 枚の画像の表示を行う時間を設定しており、その周波数としては、一般には人間の目の残像現象を利用できる期間、例えば 16ms (60Hz) 前後の周期を持つ周波数が用いられることが多い。

同図 (a) において、実際の画像を構成する画像信号を有する H 同期信号が出力される期間 (映像期間) 705 は、V 同期信号 304 の 1 周期から、その前後のブランキング期間 704 および 706 を差し引いた期間のみであり、該ブランキング期間 704、706 では黒を表示する映像信号が出力される。

一方、同図 (b) において、映像信号 302 のうち、実際に画像を構成する 1 行分の各画像信号 453 は、H 同期信号 303 の 1 周期の期間内に収まるようなタイミングで出力されるが、H 同期信号 303 の 1 周期内で画像信号 453 が出力されるのは、H 同期信号 303 の 1 周期 T_h から、その前後のバックボーチ期間 710 およびフロントボーチ期間 712 を差し引いた画像期間 711

30 の他方の入力端子、および前記第 2 分周器 371 のリセット端子に入力される。インタレース検出手段 30 は、H 同期信号 303 と V 同期信号 304 とを入力し、両者の位相を比較することによって飛び越し走査か否かを判定し、判定結果をコントローラ 381 に出力する。

水平同期アドレス発生手段 27 内の H アドレスカウンタ 361 は、前記デジタル画像データ 305 を前記画像メモリ 5 に記憶する際の、水平方向に関するアドレスを設定するための H アドレス信号 364 を共通バス 4 を介して画像メモリ 5 に出力する。

同様に、垂直同期アドレス発生手段 28 内の V アドレスカウンタ 370 は、前記デジタル画像データ 305 を画像メモリ 5 に記憶する際の、垂直方向に関するアドレスを設定するための V アドレス信号 374 を共通バス 4 を介して画像メモリ 5 に出力する。

フリーズスイッチ 385 の出力信号、プリセットスイッチ 386 の出力信号、および自動調整ス

イッチ 387 の出力信号はコントローラ 381 に入力される。該コントローラ 381 には、RAM 392、ROM 393、およびバックアップ電源 394 が接続されている。

前記 PLL 回路 350 は、位相比較回路 351、フィルタ 352、アンプ 353、VCO (電圧制御形発振器) 354、および第 4 分周器 355 によって構成され、該第 4 分周器 355 の分周比は、分周比シフトレジスタ 356 に設定されるパラメータによって決まり、該パラメータはコントローラ 381 によって設定される。

位相比較回路 351 に入力された H 同期信号 303 は、そこで VCO 354 から出力されて第 4 分周器 355 で分周された信号と位相比較され、比較後の誤差信号はフィルタ 352 を介してアンプ 353 へ入力される。アンプ 353 は、増幅した誤差信号を VCO 354 に出力し、VCO 354 からは、位相誤差が修正され、H 同期信号 303 に同期したクロック信号 802 が出力される。

この結果、たとえば前記分周比シフトレジスタ 356 に設定された分周比が 1700 であると、H 同期信号 303 の 1 周期 T_h 当たりの映像信号が 1700 分割され、1 周期 T_h 当たり 1700 個の画像データ 305 が共通バス 4 を経由して画像メモリ 5 に出力されることになる。

なお、位相遅延手段 25 は、後に第 6 図に関して説明するように、ビデオ信号出力装置 2 側においてデジタル画像データをアナログ信号であるビデオ信号に変換 (量子化) するときの量子化周波数と、画像信号入力装置 1 側におけるサンプリング周波数との位相を一致させるために用いられるものである。遅延シフトレジスタ 383 に設定されるパラメータはコントローラ 381 によって設定される。

前記水平同期アドレス発生手段 27 は、水平入力先頭位置設定手段 26、H アドレスカウンタ 361、および H 入力数シフトレジスタ 363 によって構成され、水平入力先頭位置設定手段 26 は、さらに第 1 分周器 360 と H スタートシフト

すなわち、PLL 回路 350 から出力されるクロック信号 802 は、H 同期信号 303 に同期し、さらに、元の H 同期信号 303 に対して、分周比シフトレジスタ 356 に蓄えられた分周比倍されたクロック信号となる。

該クロック信号 802 は、位相遅延手段 25 内の位相遅延器 382、H アドレスカウンタ 361 のクロック端子、遅延器 390、および第 1 分周器 360 のクロック端子に入力される。

前記位相遅延器 382 は、遅延シフトレジスタ 383 に設定されるパラメータによって決まる時間だけクロック信号 802 を遅延し、遅延したクロック信号を A/D 変換器 301 にサンプリング信号 803 として出力する。遅延器 390 は、クロック信号 802 を、H アドレスカウンタ 361 での処理に応じた時間だけ遅延し、H アドレスカウンタ 361 から共通バス 4 へ出力される H アドレス信号 364 の出力タイミングと、遅延器 390 を介して共通バス 4 へ出力されるサンプリング信号 803 の出力タイミングとを一致させる。

レジスタ 362 とによって構成されている。H スタートシフトレジスタ 362 および H 入力数シフトレジスタ 363 のパラメータはコントローラ 381 によって決定される。

該水平同期アドレス発生手段 27 において、第 1 分周器 360 は H 同期信号 303 によってリセットされ、前記クロック信号 802 を H スタートシフトレジスタ 362 に設定された分周比 (パラメータ) で分周し、分周出力を H アドレスカウンタ 361 に出力する。

H アドレスカウンタ 361 は、該分周出力が入力されると、H 入力数シフトレジスタ 363 に設定されているパラメータを入力する。

一方、垂直同期アドレス発生手段 28 は、垂直入力先頭位置設定手段 29、V アドレスカウンタ 370、および V 入力数シフトレジスタ 373 によって構成され、垂直入力先頭位置設定手段 29 は、さらに第 2 分周器 371 と V スタートシフトレジスタ 372 とによって構成されている。V スタートシフトレジスタ 372 および V 入力数シフト

トレジスタ373のパラメータはコントローラ381によって決定される。

該垂直同期アドレス発生手段28において、第2分周器371はV同期信号304によってリセットされ、前記H同期信号303をVスタートシフトレジスタ372に設定された分周比(パラメータ)で分周し、分周出力をVアドレスカウンタ370に出力する。

また、前記共通バス4は、インターフェース22を介して外部装置、たとえば画像プリント手段20、画像記憶手段21と接続される。

つぎに、前記水平同期アドレス発生手段27および垂直同期アドレス発生手段28の動作について詳細に説明する。

なお、ここでは水平同期アドレス発生手段27のHスタートシフトレジスタ362の分周比パラメータがX1に、H入力数シフトレジスタ363のパラメータがX2に設定され、同様に、垂直同期アドレス発生手段28のVスタートシフトレジスタ372がY1に、V入力数シフトレジスタ

373がY2に設定され、さらに、分周比シフトレジスタ356にはZ1が設定されているものとして説明する。

水平同期アドレス発生手段27において、H同期信号303が立ち下がると第1分周器360がリセットされ、その後、PLL回路350から出力されるクロック信号802が第1分周器360によってX1だけ分周されると、プリセット信号804がHアドレスカウンタ361に出力される。

Hアドレスカウンタ361は、プリセット信号804が入力されるとH入力数シフトレジスタ363に設定されたパラメータX2を読み込み、以後、クロック信号802が入力されるたびにHアドレス信号を発生し、画像メモリ5にX2個のアドレス信号を出力する。

この結果、画像メモリ5には、H同期信号303の1周期分をZ1分割した映像信号のうち、初めから(X1+1)番目を先頭アドレスとしてX2個、換言すれば、(X1+1)番目から(X1+X2)番目までの画像データX2個が画

像メモリ5に入力されることになる。

したがって、前記第3図(b)に関して説明したバックポーチ期間710に相当する期間をHスタートシフトレジスタ362に設定し、画像期間711に相当する期間をH入力数シフトレジスタ363に設定すれば、画像期間に応じた画像データのみが画像メモリに出力されるようになる。

一方、垂直同期アドレス発生手段28では、V同期信号304が立ち下がると第2分周器371がリセットされ、その後、H同期信号303が第2分周器371によってY1だけ分周されると、プリセット信号805がVアドレスカウンタ370に出力される。

Vアドレスカウンタ370は、プリセット信号805が入力されるとV入力数シフトレジスタ373に設定されたパラメータY2を読み込み、以後、H同期信号303が入力されるたびにVアドレス信号を発生し、画像メモリ5にY2個のアドレス信号を出力する。

この結果、画像メモリ5には、V同期信号

304が出力された後のH同期信号のうち、初めから(Y1+1)番目のH同期信号に応じた映像信号を先頭アドレスとしてY2個、換言すれば、(Y1+1)番目から(Y1+Y2)番目までの画像データY2個が画像メモリ5に入力されることになる。

したがって、前記第3図(a)に関して説明したブランキング期間704に相当する期間をVスタートシフトレジスタ372に設定し、一画面に相当する画像期間705をV入力数シフトレジスタ373に設定すれば、垂直方向に関しては、一画面分の映像期間705に応じた画像データのみが画像メモリ5に出力されるようになる。

そして、この結果、画像メモリ5には、水平方向にはX2個、垂直方向にはY2個、計X2×Y2個の画像データが記憶されることになる。

第2図は、前記画像信号入力装置1の斜視図であり、その前面には前記フリーズスイッチ385、プリセットスイッチ386、および自動調整スイッチ387が取り付けられている。なお、各スイ

ッチの用途は、以下の実施例中において適宜説明する。

第4図は、インタレース無し(順次走査方式)の表示方法において、一般に用いられている画像の画素数の構成例を示した図である。

同図(Ⅰ)の画像例は、垂直方向に1024画素で構成される画像であり、同図(Ⅱ)の画像例は垂直方向に768画素で構成される画像であり、同図(Ⅲ)の画像例は垂直方向に400画素で構成される画像である。

また、各画像例におけるH同期信号の周波数は、一般的に垂直方向の画素数と対応して設定されることが多い。すなわち、前記したように、V同期信号の周波数は映像現象の見地から60Hz程度に設定されるので、H同期信号の周波数が64kHzであると、V同期信号1周期内のH同期信号の数は以下のようにして算出される。

$$(64\text{ kHz} / 60\text{ Hz}) = 1067$$

そして、垂直方向のH同期信号の数が求まると、該H同期信号数に応じた垂直方向の画素数が

1024画素であると判定される。

同様に、H同期信号の周波数が49kHz付近であると、垂直方向の画素数が768画素と判定され、H同期信号の周波数が24kHz付近であると、垂直方向の画素数が400画素と判定される。

同様に、一般的には、垂直方向が1024画素の場合は水平方向が1280画素の場合が多く、垂直方向が768画素の場合は水平方向が1024画素で構成される場合が多く、垂直方向が400画素の場合は水平方向が640画素の場合が多いことが知られている。

以下に詳述する本発明の各実施例の動作は、上記したような推定結果を一部に利用して未知の信号形式のビデオ信号のパラメータを求め、忠実な画像を再現するようにしている。

以下に、第1図に示した第1実施例の動作原理を第5図のフローチャートを参照しながら説明する。

本実施例では、入力される未知の信号形式のビ

デオ信号の各パラメータを、以下のような3段階の自動調整によって求めるようにしている。

第1段階：映像信号内の画像期間の画素数(水平方向および垂直方向)の判定。

第2段階：画像期間(水平方向および垂直方向の、ブランキング期間および映像期間)およびサンプリング周波数の判定。

第3段階：サンプリング信号の位相合わせ。

ビデオ信号出力装置2から出力された未知の信号形式のビデオ信号が画像信号入力装置1に入力され、自動調整スイッチ387が操作されると、前記判定操作の第1段階が開始する。

ステップS1では、第3分周器380で分周されたH同期信号がコントローラ381に入力され、コントローラ381は入力信号に基づいて、H同期信号の概略周波数を以下のようにして求める。

すなわち、H同期信号を分周する第3分周器380の分周比が100であり、分周後のH同期信号の周期が1.5msであるとする、100/(1.5×10⁻³)=66.67kHzの演算

結果から、コントローラ381は、前記したような推測に基づいてROM393に予め登録されたデータを参照し、H同期信号の概略周波数を64kHz付近であると判定する。

H同期信号の概略周波数が求まると、ステップS2では、H同期信号の概略周波数が64kHzであるという判定結果に基づいて、コントローラ381がROM393に登録されたデータテーブルを参照し、画像期間のH方向画素数を例えば1280、V方向画素数を例えば1024と判定し、ステップS3では、該画素数に関する値を、それぞれH入力数シフトレジスタ383およびV入力数シフトレジスタ373へセットする。

ステップS4では、H同期信号303の1周期当たりのサンプリングクロック数SCを、コントローラ381がROM393に登録されたデータテーブルを参照して求め、これを分周比シフトレジスタ356にセットする。

なお、ここでいうサンプリングクロック数SCは、第7図に示したように、H同期信号303の

1周期分の映像信号をSC個のデジタル画像データに分割したときに、該SC個に分割されたデジタル画像データの先頭から前記H方向画素数(1280)内に、少なくともブランキング期間710と画像期間711との境界部分周辺A、および画像期間711とブランキング期間712との境界部分周辺Bのデジタル画像データが含まれるようにすることができる数である。

以下の説明では、該サンプリングクロック数SCが1800と判定されたものとして説明する。また、このとき、Hスタートレジスタ362およびVスタートレジスタ372には、初期設定値として、例えば0をセットする。

このようにして、各パラメータの暫定的なセットが終了すると、ステップS5aでは、コントローラ381が書き込み許可信号を共通バスを経由して画像メモリ5へ出力する。PLL回路350からは、分周比シフトレジスタ356にセットされた値(1800)にH同期信号303の周波数(64kHz)を掛けた周波数11.5MHzのク

ロック信号がサンプリングクロック802として出力され、このサンプリング信号802は位相遅延手段25の位相遅延器382を経由してA/D変換器301に入力される。なお、該遅延器382の機能に関しては、後に第6図に関して詳細に説明する。

A/D変換器301は、該サンプリング信号803で映像信号302をA/D変換してH同期信号303の1周期分の映像信号を1800分割し、これをデジタル画像データ305として画像メモリ5へ出力する。

このとき、水平同期アドレス発生手段27のHアドレスカウンタ361では、サンプリングクロック信号802に基づいて、H(水平)方向のアドレス信号の発生動作を以下のようにして開始する。

すなわち、第1分周器360は、H同期信号303でリセットされた後に、Hスタートシフトレジスタ362にセットされている分周比(現時点では0)でクロック信号802を分周し、その

分周出力をHアドレスカウンタ361にプリセット信号804として送り出し、H入力数シフトレジスタ363にセットされているプリセット値(1280)をHアドレスカウンタ361にセットする。

Hアドレスカウンタ361は、H同期信号303から1280個のサンプリングクロックを計数して、画像のH方向の1ライン分のアドレスとして1280のH方向アドレスを発生し、該アドレスを画像メモリ5へ出力する。

この結果、画像メモリ5には、A/D変換器301で映像信号を11.5MHzの周波数でサンプリングして得られたデジタル画像データ305が、前記アドレスによって指定される領域に記憶される。

なお、このときに画像メモリ5へ入力される画像データは、第7図に関して説明したように、H同期信号1周期分の映像信号を1800分割したデジタル画像データのうちの、先頭部分から1280番目までであり、該1280個のデジタ

ル画像データ内には、ブランキング710と映像期間711との境界部分周辺A、および映像期間711とブランキング712との境界部分周辺Bのデジタル画像データが含まれることになる。

一方、第2分周器371も、Vスタートシフトレジスタ372にセットされている分周比(現時点では0)でH同期信号303を分周し、その分周出力をプリセット信号805としてVアドレスカウンタ370に送り出し、V入力数シフトレジスタにセットされているプリセット値(1024)をVアドレスカウンタ370にセットする。

したがって、Vアドレスカウンタ370は、V同期信号304が出力された後からのH同期信号の計数を開始し、画像の垂直方向に関して1024画素分のV方向アドレスを発生し、これを画像メモリ5へ出力する。

この結果、画像メモリ5には、各H同期信号に応じた1280個の画像データが、垂直方向には前記Vアドレスによって指定される領域に記憶される。

以上のようにして、自動調整操作の第1段階である映像信号内の画像期間の画素数の判定、および該パラメータを利用して得られた画像データの画像メモリ5への登録が終了すると、前記判定操作の第2段階が開始する。

なお、該第1段階において画像メモリ5へ登録する画像データは、後述する第2段階での各操作を考慮して、画像が白となるようなものを選ぶことが望ましい。

ステップS6aでは、コントローラ381が前記画像メモリ5に記憶された画像データの内容を共通バス4を介して読み出す。

ステップS7aでは、初めに、Vアドレスに応じた画像データを参照して、V同期信号の立ち下がりから映像期間が開始するまでのブランキング期間を以下のようにしてアドレス値として求める。

すなわち、前記第1段階において、画像が白となる映像信号を画像メモリ5に記憶させておくと、画像領域以外の前記バックボーチ部分では、映像信号302が黒(輝度0)を示す。したがって、

すなわち、ビデオ信号出力装置2のほとんどは、電子計算機等のデジタル情報をアナログ信号に変換することによってビデオ信号を作成しているため、ビデオ信号出力装置2におけるD/A変換のサンプリング周波数と、映像信号入力装置1側でのA/D変換のサンプリング周波数とが一致していないと、量子化誤差によって画像にモアレ縞が発生する場合がある。

そこで、水平方向に関しての映像期間の判定にあたっては、ブランキング期間と映像期間とサンプリング周波数とを以下のようにして求める。

コントローラ381は、水平方向に関して得られた画像データを前記画像メモリ5から読出し、H同期信号の立ち下がりから映像期間が開始するまでのブランキング期間およびその後の映像期間を、前記垂直方向の場合と同様にしてアドレス値として求める。

本実施例では、ブランキング期間が50アドレス、映像期間が1220アドレスであると判定されるものとする。

映像期間が開始するまでで画像データが黒の期間がバックボーチであり、画像データが白の期間が映像期間であると判定することができる。

本実施例では、バックボーチの期間が10アドレスと判定されたものとする。

なお、画像全体が黒の場合などでは、ブランキング期間(バックボーチ)と映像期間との区別が難しいので、このような自動調整を行う場合には、画像メモリ5に予め登録しておく画像データは、少なくとも映像期間の初めと終わりが黒以外の映像信号に応じたものである必要がある。

このようにして垂直方向に関しての映像期間の判定が終了すると、水平方向に関しての映像期間の判定を開始する。

ところで、水平方向に関しての映像期間の判定は、単にH同期信号303に応じた画像期間およびブランキング期間を求めれば良いといったものではなく、ビデオ信号出力装置2における映像信号のサンプリング周波数も同時に求める必要がある。

このようにしてV方向のブランキング期間、およびH方向ブランキング期間、映像期間が求められると、ビデオ信号出力装置2におけるD/A変換時のサンプリング周波数は以下のようにして求められる。

すなわち、水平方向の画像期間の画素数が1280であり、前記求められた映像期間が1220アドレスであることから、サンプリング周波数を一致させる、すなわち前記画像期間が1280分割されるようにするためには、サンプリング周波数を $1280/1220=1.05$ 倍すれば良いことが分かる。そして、サンプリング周波数が1.05倍となれば、H方向のブランキング期間(バックボーチ)も50アドレス $\times 1.05=53$ に修正する必要がある。

同様に、サンプリング周波数を1.05倍するためにはPLL回路350の分割比、すなわち分周比シフトレジスタ356の設定値を1890とする必要があることが分かる。

このようにして各パラメータが求められると、

ステップS8では、各パラメータの値が所定の範囲内のものであるか否かが判定される。

すなわち、本実施例の機能を有効に活用するには、前記第1段階において白画面を表示する映像信号を出力することが望ましいが、このような映像信号が入力されなかった場合には、前記各パラメータの値が所定の範囲から外れてしまう。そして、この状態で以後の処理を実行すると、正確なパラメータが設定されない。

そこで、ステップS8では、各パラメータの値が所定の範囲内のものであるか否かを判定し、所定の範囲外の値であると、ステップS9において、ROM393内に設定された概略設定用パラメータを読出し、ステップS10において該パラメータを対象となる各パラメータに設定し、さらに、ステップS11において該各パラメータをRAM392に記憶して当該処理を終了する。

一方、ステップS8において、各パラメータの値が所定の範囲内のものであると判定されると、ステップS12において各パラメータが所定のレ

ジスタに設定、あるいは再設定される。

ただし、このような操作を1回行っただけでは、たとえば前記ブランキング期間あるいは映像期間の判定時に、その境界部分が明確でない(境界部分の画像データが中間値を示す)場合には、パラメータが誤差を含むものになってしまう。

そこで、本実施例では、以上のようにして映像期間の概略判定が終了すると、ステップS13において、該判定結果、すなわちパラメータが正確であるか否かが判断される。この判定は、ブランキング期間に相当するアドレスの画像データが略すべて0(黒)であり、映像期間に相当するアドレスの画像データが略すべて255(白)であるか否かを判定することによって行われる。正確でない場合には、その精度をさらに向上させるために、当該処理はステップS5に戻り、該パラメータを用いて映像信号を画像メモリ5へ再度記憶する。

以下、ステップS5に戻った後の再処理について簡単に説明する。

なお、以上の説明から明らかなように、この時点では、

分周比シフトレジスタ356には1890が、Hスタートシフトレジスタ362には53が、Vスタートシフトレジスタ372には10が、H入力数シフトレジスタ363には1280が、V入力数シフトレジスタ373には1024が、それぞれセットされているものとする。

ステップS5では、パラメータが以上のように設定された状態でコントローラ381が書き込み許可信号を共通バスを經由して画像メモリ5へ出力する。PLL回路350からは、分周比シフトレジスタ356にセットされた値(1890)にH同期信号303の周波数(54kHz)を掛け、周波数121MHzのクロック信号802がサンプリングクロックとして出力され、このサンプリングクロックは位相遅延手段25の位相遅延器382を經由してA/D変換器301に入力される。

A/D変換器301は、該サンプリングクロッ

ク803で映像信号をA/D変換し、H同期信号303の1周期分の映像信号を1890分割し、これをデジタル画像データとして画像メモリ5へ出力する。

さらに、第1分周器360は、H同期信号でリセットされた後に、Hスタートシフトレジスタ362にセットされている分周率(この場合53)でクロック信号802を分周し、その分周出力をHアドレスカウンタ361にセット信号804として送り出し、H入力数シフトレジスタにセットされているプリセット値(1280)をHアドレスカウンタ361にセットする。

したがって、Hアドレスカウンタ361は、H同期信号303が出力されてから54番目のクロック信号802を開始タイミングとして、以後、1280個のアドレス信号を画像メモリ5へ出力する。

この結果、画像メモリ5には、A/D変換器301において映像信号を121MHzの周波数でサンプリングして得られたデジタル画像データ

の54番目の画像データを先頭アドレスとして、以後、1280個の画像データが記憶されることになる。

一方、第2分周器371も、V同期信号304でリセットされた後に、Vスタートシフトレジスタ372にセットされている分周率(この場合10)でH同期信号303を分周し、その分周出力をVアドレスカウンタ370にセット信号805として送り出し、V入力数シフトレジスタにセットされているプリセット値(1024)をVアドレスカウンタ370にセットする。

したがって、Vアドレスカウンタ370は、V同期信号304が出力された後からH同期信号の10周期後からアドレス発生を開始し、画像の垂直方向に関して1024画素分のVアドレス信号を発生し、これを画像メモリ5へ出力する。

この結果、画像メモリ5には、V同期信号が出力されてから11番目のH同期信号を先頭として、以後、1024個のアドレス信号が設定されることになる。

このようにしてブランキング期間および映像期間が求められると、サンプリング周波数も前記と同様にして、求められる。

サンプリング周波数＝

$$1280 / 1260 \times 121 - 123$$

ブランキング期間＝

$$1280 / 1260 \times 56 - 57$$

同様に、サンプリング周波数を1280/1260＝1.02倍するためにはPLL回路350の分周比を1890×1.02＝1927とすれば良いことが分かる。

このようにして映像期間の概略判定が終了すると、本実施例では、以後、ステップS8、S12において前記と同様の処理がなされ、ステップS13において、求められたパラメータの値が正確であると判断されると第2段階の調整が終了する。

このようにして映像期間の判定が完了すると、次に、サンプリングクロックの位相合わせを行う。

この位相合わせは、後述するように、映像信号

ステップS6では、コントローラ381が前記画像メモリ5に記憶された画像データの内容を共通バス4を介して読み出し、さらに、ステップS7では、Vアドレスに応じた画像データを参照して、V同期信号の立ち下がりから映像期間が開始するまでのブランキング期間を前記と同様にアドレス値として求める。

本実施例では、バックポーチ期間が10アドレスから11アドレスに修正されたものとする。

このようにして垂直方向に関しての映像期間の判定が終了すると、水平方向に関しての映像期間の判定を開始する。

コントローラ381は、水平方向に関して得られた画像データを参照して、H同期信号の立ち下がりから映像期間が開始するまでのブランキング期間およびその後の映像期間を、前記と同様にしてアドレス値として求める。

ここでは、ブランキング期間が56アドレス、映像期間が1260アドレスに修正されたものとする。

入力装置1に入力される映像信号302に、途中のケーブル容量等の影響によって鈍りが生じ、その結果発生する該映像信号302とサンプリング信号803との位相のずれを補償するために行われる。

該位相合わせを行うにあたっては、それまでに求めた映像期間に関するパラメータを各レジスタにセットした後に、第8図(a)に示したように、水平方向に縞状のパターンが繰り返す映像信号を入力する。

なお、縞状のパターンが繰り返す映像信号が入力されたか否かはステップS14で判定され、映像信号がこのようなパターンでないと、ステップS11において各パラメータをRAM392に記憶して当該処理を終了する。

ステップS15では、映像信号302の位相とサンプリング信号803の位相とが一致しているか否かが判定され、一致している場合には、ステップS11において各パラメータをRAM392に記憶して当該処理を終了する。

なお、このようにしてRAM 392に記憶されたパラメータは、プリセットSW 386を操作することによって適宜に読み出すことが可能であり、読み出されたパラメータは所定のレジスタに設定される。したがって、一旦信号形式が明らかになったビデオ信号に関しては、以後、上記したような各種の判定処理を実行することなく、簡単に処理できるようになる。

また、一致していない場合には、結の端部において、画像データが白(画像データが255)から黒(画像データが0)に変化せず、その境界部分に同図(b)に示したように、画像データが0~255の間の中間値を示す領域750が表れる。

このような場合には、ステップS16で以下のようにして位相合わせを行う。すなわち、コントローラ381は遅延シフトレジスタ383の値を変化させることによって位相遅延器382の遅延量を少しずつ変化させ、該端部の画像データが中間値を示さないように遅延シフトレジスタ383の設定値をセットする。

同図(g)に示したように、元の映像信号731に応じた画像データ737となる。

そこで、本実施例では、コントローラ381が、遅延シフトレジスタ383にセットする値を変化させることによって位相遅延器382の遅延量を少しずつ変化させ、該境界部分での画像データが中間値を示さないように遅延シフトレジスタ383の設定値をセットするようにし、最終的に最適な遅延時間をセットする。

なお、このときに入力する映像信号は、中間値を持たず、かつ1水平期間内に何回か白黒の値が変化するような信号であれば、どのような信号であっても良い。

このようにして位相合わせが行われ、ステップS15で位相が一致していると判定されると、前記したように、ステップS11において各パラメータをRAM 392に記憶して当該処理を終了する。

第9図は、画素数設定手段33によって映像信号内の画素期間の画素数(水平方向および垂直方

第6図は、サンプリングクロック803の位相と映像信号302の位相との関係を示した図である。

同図において、水平方向に縞状のパターンが繰り返す映像信号を出力するビデオ信号出力装置2の出力部では、同図(a)および(b)に示したように、サンプリングクロック730とパルス状の映像信号731とは同期しているが、該映像信号731は、画像信号入力装置1に入力されたときには、途中のケーブルの容量等の影響によって同図(c)に示したように鈍った波形732となってしまう、画像信号入力装置1のサンプリングクロック733(803)でサンプリングすると、その画像データは同図(d)に示したように、中間値を示す画像データ734となる。

そこで、この様な場合には、同図(f)に示したように、ビデオ信号出力装置2のサンプリングクロック733に対して、例えば1/3位相だけずれたサンプリングクロック736で映像信号732をサンプリングすると、その画像データは

同図(e)を割り出す実施例の主要部分の構成を示したブロック図であり、第1図と同一の符号は同一または同等部分を表している。

前記第1図に関して説明した実施例では、画素期間の画素数は、コントローラ381が第3分周器380の出力信号に基づいてROM 393を参照することによって割り出されたが、本実施例では、コントローラ381で演算処理等を行うことなく、該画素数の判定、登録ができるようにした。

同図において、H同期信号はfh検出手段31およびインタレース検出手段30の一方の入力端子に入力され、V同期信号はインタレース検出手段30の他方の入力端子に入力され、該fh検出手段31およびインタレース検出手段30の出力信号はROM 32のアドレスバスに入力される。

該ROM 32のデータバスには、サンプリング周波数設定手段24、水平同期アドレス設定手段27、および垂直同期アドレス設定手段28が入力されている。

このような構成の装置において、fh検出手段

31は、H同期信号の周波数を適宜の手段で計測し、該周波数に応じたデジタル信号（例えば3ビット）をROM32のアドレスバスの下位3ビットに出力する。

一方、インクレーズ検出手段30は、インクレーズの有無を検出して、該検出信号をROM32のアドレスバスの上位1ビットに出力する。

ROM32は、アドレスバスに入力されるデータに応じたアドレスに記憶されたデジタルデータをサンプリング周波数設定手段24、水平同期アドレス設定手段27、および垂直同期アドレス設定手段28に出力する。

本実施例によれば、コントローラ381による演算等を行うことなく、H同期信号の周波数に基づいて、画素数に関するデータがROM32から水平同期アドレス設定手段および垂直同期アドレス設定手段28に直接出力されるので、コントローラ381の負担が軽減され、処理速度が向上する。

第10図は、前記第6図に関して説明したよう

な、映像信号の出力側と入力側とのサンプリング信号の位相のずれを調整する装置の主要部の構成を示したブロック図であり、第1図と同一の符号は同一または同等部分を表している。

同図において、映像信号はA/D変換器301に入力され、該A/D変換器301には、その最大値を記憶するラッチ33および最小値を記憶するラッチ34が接続されている。該ラッチ33およびラッチ34の出力信号は、それぞれ演算回路35に入力される。該演算回路35での演算（減算）結果はコントローラ381に入力される。

このような構成の装置において、映像信号は、A/D変換器301において位相遅延手段25から出力されるサンプリング信号によってサンプリングされ、所定の期間内の最大値および最小値が、それぞれラッチ33およびラッチ34に記憶される。演算回路35では、前記所定の期間毎にラッチ33とラッチ34に記憶された画像データの差分を求め、該差分をコントローラ381に入力する。

コントローラ381は、該差分から前記サンプリング信号の位相のずれを検出し、該ずれが無くなるように位相遅延手段25を制御する。

第11図は、コントローラ381で演算処理等を行うことなく前記画像期間を割り出す装置の主要部の構成を示したブロック図であり、第1図と同一の符号は同一または同等部分を表している。

同図において、A/D変換器301の出力信号はエッジ検出手段36に入力される。エッジ検出手段36の検出信号は表示期間検出手段39の計数手段37のトリガ入力端子に入力され、該計数手段37のリセット端子にはH同期信号が、また、クロック端子にはVCO354からのクロック信号が入力される。

計数手段37の計数結果はラッチ38に入力され、該ラッチ38の出力信号はコントローラ381に入力される。

このような構成の装置において、計数手段37はH同期信号によってリセットされ、ブランキング期間が終了して映像信号が出力されると、該映

像信号はA/D変換器301でデジタル画像データに変換されてエッジ検出手段36に入力される。

エッジ検出手段36は、該デジタル画像データを参照してエッジ部分を検出し、検出信号を計数手段37のトリガ入力端子に入力する。トリガが入力されると、計数手段37はVCO354のクロックを計数開始する。

その後、エッジ検出手段36が画像期間の終了を検出すると、ラッチ38は計数手段37の計数値を保持し、該計数値をコントローラ381に出力する。

第12図は、前記第11図に関して説明したエッジ検出手段36に、エッジ検出のスレッシュホールドを変化させる機能を付加した実施例の主要部の構成を示したブロック図であり、第11図と同一の符号は同一または同等部分を表している。

同図において、A/D変換器301の出力信号は比較手段41の一方の入力端子に入力され、他方の入力端子にはレベル設定手段40の出力信号が入力される。レベル設定手段40にはコントロ

ーラ 381 が接続されており、該レベル設定手段 40 の出力レベルはコントローラ 381 によって調整される。

このような構成の装置において、入力される映像信号が、第 17 図に示したようにオフセット ΔV を有すると、前記第 11 図に関して説明したエッジ検出手段 36 では、H 同期信号に同期したエッジ部 C と、実際の映像期間のエッジ部 D とを区別することができず、得られる画像が不自然なものになってしまう。

このような場合、本実施例では、コントローラ 381 がレベル設定手段 40 を適宜に制御して比較手段 41 のオフセットを変化させ、前記エッジ部 D のみが検出されるようにする。

本実施例によれば、映像信号がオフセット ΔV を有するような場合であっても、忠実な画像を再生できる。

第 13 図は、本発明の第 2 の実施例のブロック図であり、第 1 図と同一の符号は同一または同等部分を表している。また、第 14 図は本実施例の

と、ステップ S7b では、このときの H 同期信号の順番を垂直方向に関するブランキング期間とする。

また、水平方向に関するブランキング期間、画像期間、およびサンプリング周波数の判定も、該映像信号を有する映像信号を利用して、前記第 1 図に関して説明した実施例の場合と同様に行う。

なお、ステップ S8 以後は、前記第 5 図に関して説明した動作とほぼ同じであるので、その説明は省略する。

本実施例によれば、メモリの容量を小さくできるので、装置の小型化が可能になる。

第 15 図は、本発明の第 3 の実施例のブロック図であり、第 1 図と同一の符号は同一または同等部分を表している。

第 1 図または第 13 図との比較から明らかなように、本実施例では、画像データを記憶する外部メモリを特に設けず、該画像データを直接コントローラ 381 に記憶し、該コントローラ 381 内

動作を説明するためのフローチャートである。

第 1 図との比較から明らかなように、本実施例では、画像メモリ 5 の代わりに、画像の一次元方向の 1 ライン分のみを記憶するラインメモリ 55 を接続した点に特徴がある。

第 14 図において、ステップ S1 からステップ S4 までは、前記第 5 図に関して説明した動作とほぼ同じであるので、その説明は省略する。

その後、ステップ S5b は、ビデオ信号出力装置 2 から出力される映像信号 302 の 1 ライン分がラインメモリ 55 に記憶され、さらに、該記憶された 1 ライン分の映像信号がコントローラ 381 に読み出される。

ステップ S6b では、読み出した 1 ライン分の映像信号内に画像信号が含まれているか否かをその都度判定し、画像信号が含まれていないと当該処理はステップ S5b へ戻り、1 ライン分の映像信号の記憶、コントローラ 381 への読み出し、画像信号の有無判定を繰り返す。

ステップ S6b で画像信号が有り判定される

において、前記各実施例と同様の判定処理を行うようにしている。

なお、本実施例では、その処理方法如何によって、コントローラ 381 の一部を、第 1 図に示した画像メモリ 5、あるいは第 13 図に示したラインメモリ 55 として利用することができる。

第 15 図は、本発明の第 4 の実施例のブロック図であり、第 1 図と同一の符号は同一または同等部分を表している。

本実施例は標本化定理を利用するもので、サンプリング周波数をビデオ信号出力装置 2 の 2 倍以上として前記各実施例の場合の 2 倍以上の画像データを生成し、プリント時には、該画像データに補間処理を施こして出力することによって、位相合わせのプロセスを廃止した点に特徴がある。

以下、本実施例の動作を、前記第 1 図に関して説明した実施例と同様のビデオ信号が入力されたと想定し、第 5 図のフローチャートを用いて説明する。

すなわち、H 同期信号の周波数から、ステッ

ブ S 1 において H 同期信号の概略周波数が 647 kHz 付近であると判定され、さらに、ステップ S 2、3 において、画像期間の H 方向画素数が 1280、V 方向画素数が 1024 と割り出されると、コントローラ 381 は、ステップ S 4 において、H 同期信号 303 の 1 周期当たりのサンプリングクロック数 SC を前記と同様に、ROM 393 に登録されたデータテーブルを参照して 3600 (第 1 実施例の場合の倍) と判定し、これを分周比シフトレジスタ 356 にセットし、更に、H スタートレジスタ 362 および V スタートレジスタ 372 には、初期設定値として、例えば 0 をセットする。

PLL 回路 350 からは、分周比シフトレジスタ 356 にセットされた値 (3600) に H 同期信号 303 の周波数 (64 kHz) を掛けた周波数 230 MHz のクロック信号がサンプリングクロック 802 として出力され、このサンプリングクロック 802 は位相遅延手段 25 の位相遅延器 382 を経由して A/D 変換器 301 に入力され

と、水平方向に関しての映像期間の判定が開始され、ここでは、第 1 図の実施例の場合に比べてサンプリング周波数が 2 倍になっているので、ブランキング期間が 100 アドレス、映像期間が 2440 アドレスとなる。

このようにしてブランキング期間および映像期間が割り出されると、サンプリング周波数は前記と同様にして割り出され、さらに、該パラメータの再設定等が行われる。

このようにして各パラメータが決定され、実際のプリント操作が開始されると、A/D 変換器 301 から出力されるデジタル画像データは、ビデオ信号出力装置 1 における元のデジタル画像データの 2 倍となる。

A/D 変換器 301 から出力されるデジタル画像データ 305 は、補間装置 650 において補間処理がなされ、その後、インターフェースを介して画像プリント手段、あるいは画像記憶手段に記憶される。

本実施例によれば、サンプリング周波数が元の

る。

A/D 変換器 301 は、該サンプリングクロック 803 で映像信号を A/D 変換し、H 同期信号 303 の 1 周期分の映像信号を 3600 分割し、これをデジタル画像データ 305 として画像メモリ 5 へ出力する。

以下、前記第 1 図に関して説明した場合と同様にして、自動調整操作の第 1 段階である映像信号内の画像期間の画素数の判定、および該パラメータを利用して得られた画像データの画像メモリ 5 への登録が終了すると、コントローラ 381 は前記画像メモリ 5 に記憶された画像データの内容を読み出す。

ステップ S 7 a では、初めに、コントローラ 381 が該画像データを参照して、V 同期信号のブランキング期間を求める。

本実施例では、第 1 図の実施例の場合と同様に、バックホーチの期間が 10 アドレスと割り出される。

垂直方向に関しての映像期間の判定が終了する

信号の周波数の 2 倍以上であるために、サンプリング信号の位相合わせを行わなくても、元の映像信号を忠実に再現することができるようになる。

なお、上記した実施例では、信号形式判定における第 1 段階での画素数の判定、および第 2 段階での画像期間、サンプリング周波数の判定と共に、第 3 段階での映像信号とサンプリング信号との位相合わせも自動的に行われるものとして説明したが、本発明はこれのみに限定されるものではなく、第 1 段階および第 2 段階での判定のみ自動的に行うようにし、第 3 段階の位相合わせは行わない、あるいは手動で行うようにしても良い。

【発明の効果】

以上の説明から明らかなように、本発明によれば以下のような効果が達成される。

(1) 水平同期信号の周波数を求めることによって、信号形式が未知であるビデオ信号の画像期間の画素数を自動的に割り出すことができる。

(2) ビデオ信号の輝度情報に基づいて、画像期間を自動的に割り出すことができる。

(3) 前記割り出された画素数と画像期間とに基づいて、ビデオ信号源での映像信号の量子化クロック信号の周波数を割り出すことができるので、入力された映像信号を、前記量子化クロック信号と同一の周波数でサンプリングすることができる。

したがって、画像に含まれる画素を欠落させることなく、忠実な画像データを後段の表示装置等に出力できるようになる。

(4) 前記(1)～(3)のようにして割り出されたパラメータを利用して、信号形式が未知であり水平方向に白黒を繰り返すような映像信号を有するビデオ信号を処理してデジタル画像データを生成し、その画像データを参照することによって、映像信号の位相とサンプリング信号の位相とを一致させることができるので、量子化時の情報の欠落、画像の劣化を防止し、忠実な画像データを後段の表示装置等に出力できるようになる。

(5) 前記(1)～(4)のようにして割り出されたパラメータを記憶し、必要に応じて該記憶されたパラメータを読出し、これを利用することができる

ようにしたので、一旦信号形式が明らかになったビデオ信号は、以後、簡単に処理できるようになる。

(6) ビデオ信号源を、送り出し側での量子化クロック信号の2倍以上の周波数でサンプリングすれば、元の情報量を損なうことなく、忠実な画像データを後段の表示装置等に出力することができる。

4. 図面の簡単な説明

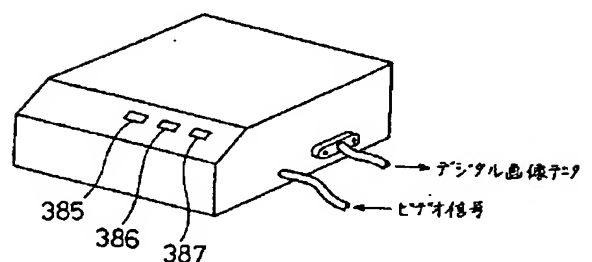
第1図は本発明の一実施例である画像信号入力装置のブロック図、第2図は画像信号入力装置の斜視図、第3図はビデオ信号のタイミングチャート、第4図は同期信号周波数に対応した画像寸法の説明図、第5図は第1図の動作を説明するフローチャート、第6図はサンプリング信号とビデオ信号との関係を示した図、第7図は分周比シフトレジスタに設定するサンプリングクロック数の求め方を説明するための図、第8図はサンプリング信号の位相のずれを説明するための図、第9図は水平同期信号の周波数を求める装置のブロック図、第10図はサンプリング信号の位相のずれを補正

する装置のブロック図、第11図は画像期間を検出する装置のブロック図、第12図はオフセットを有する映像信号の画像期間を検出する装置のブロック図、第13、15、16図は、本発明の他の実施例のブロック図、第14図は第13図の動作を説明するフローチャート、第17図は第12図の動作を説明するための図、第18図はビデオ信号の構成を表したタイミングチャートである。

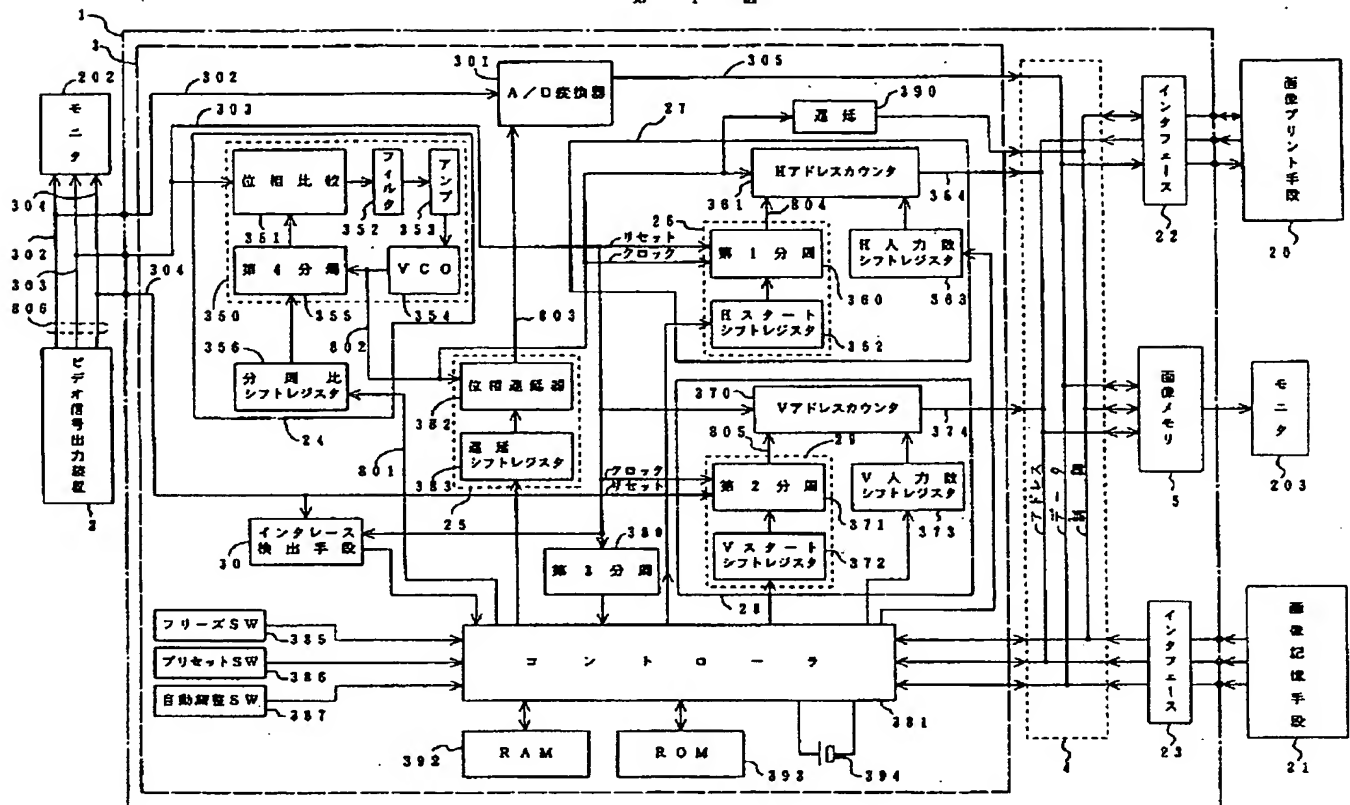
1…画像信号入力装置、2…ビデオ信号出力装置、4…共通バス、5…画像メモリ、20…画像プリント手段、21…画像記憶手段、22、23…インターフェース、25…位相遅延手段、26…水平入力先頭位置設定手段、27…水平同期アドレス発生手段、28…垂直同期アドレス発生手段、29…水平入力先頭位置設定手段、30…インタレース検出手段、55…ラインメモリ、301…A/D変換器、381…コントローラ

代理人弁理士 平木道人 外1名

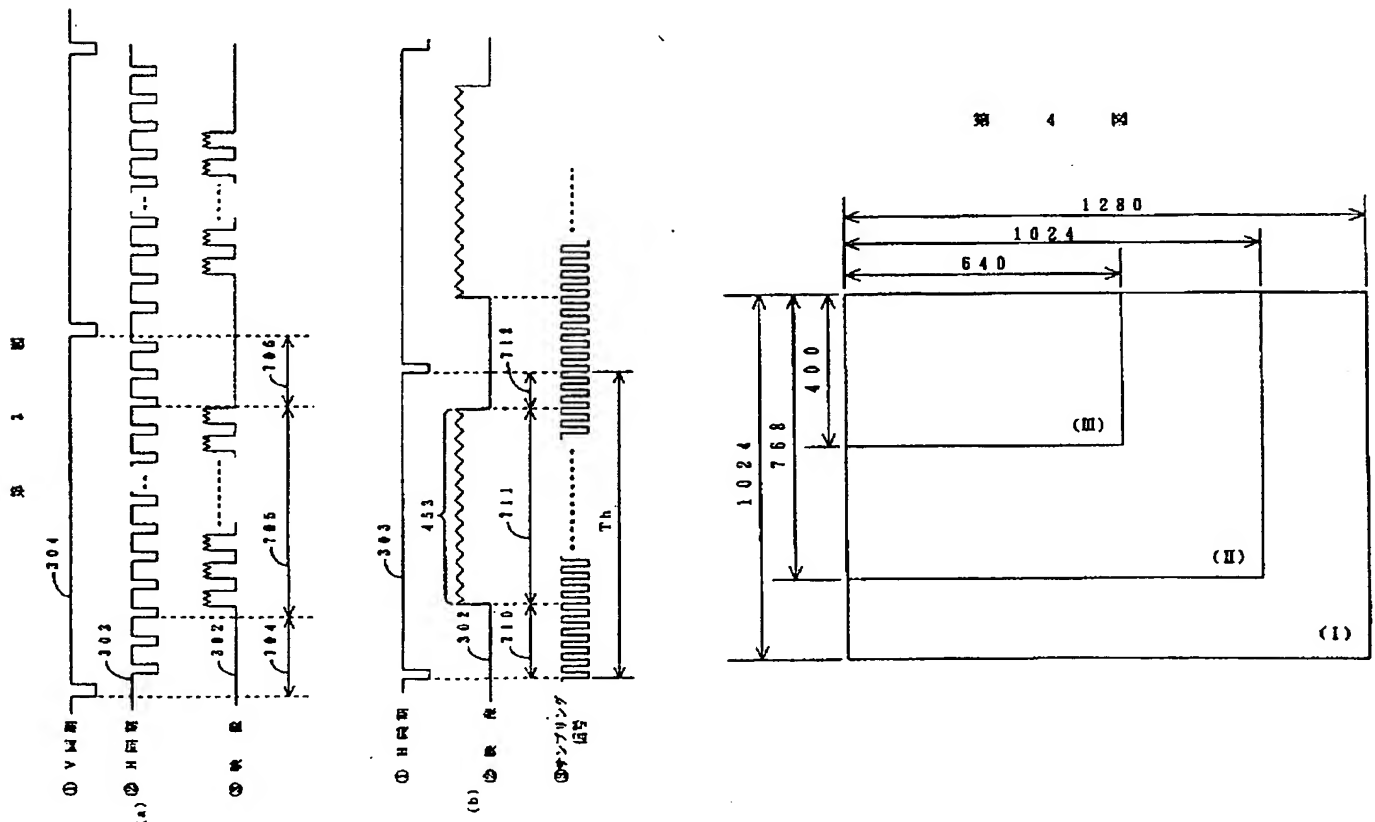
第2図

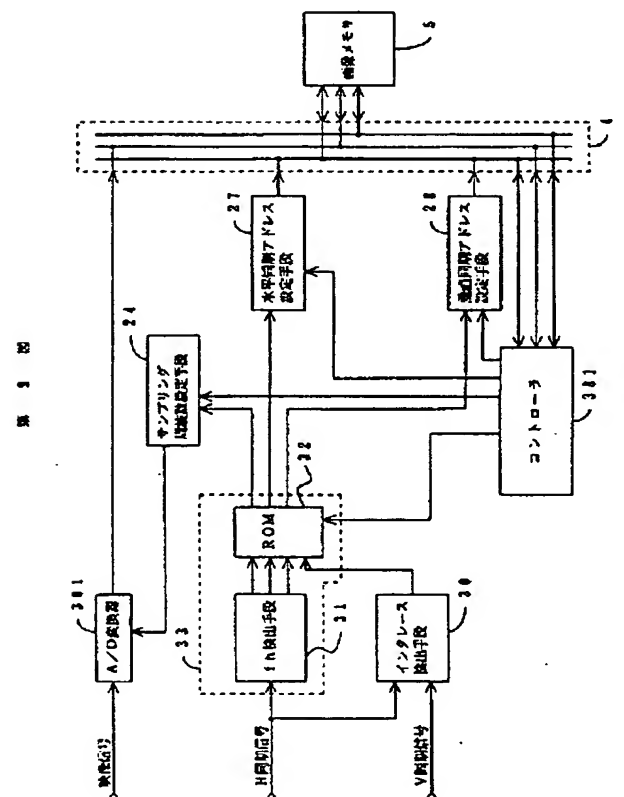
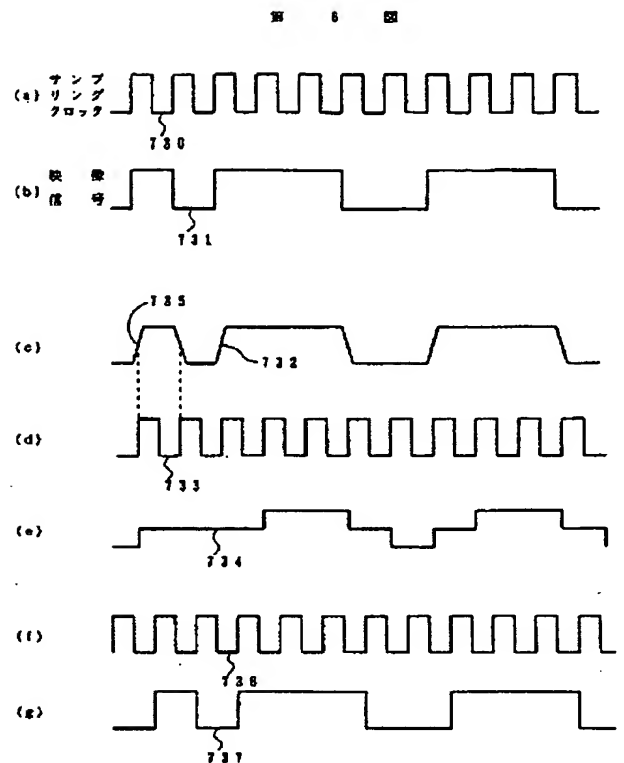
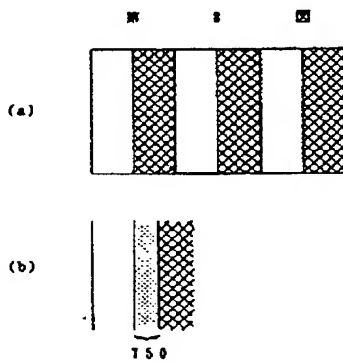
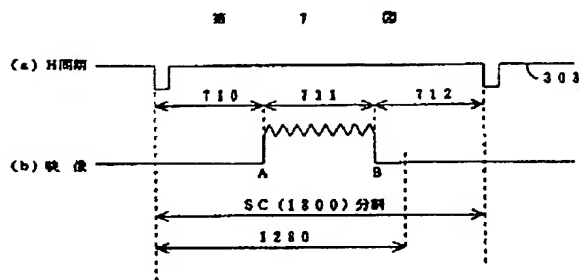
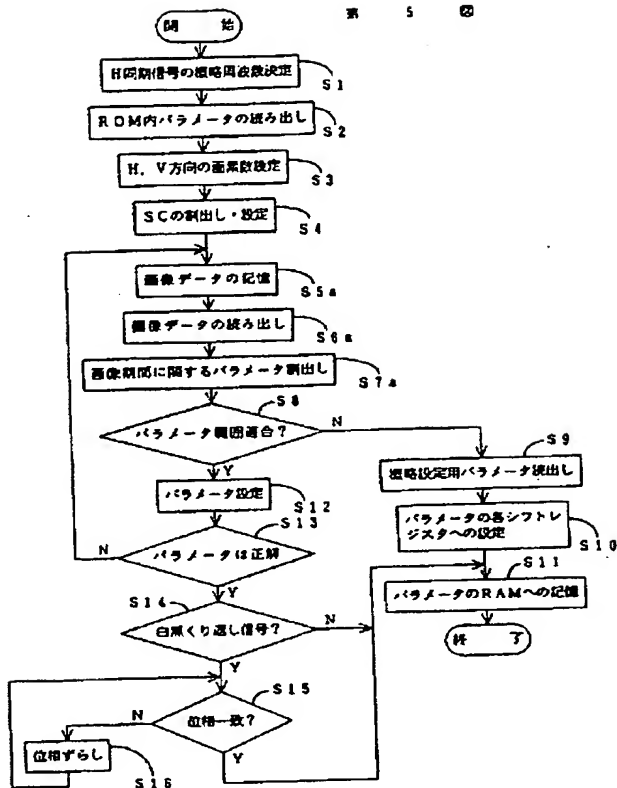


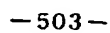
第 1 章



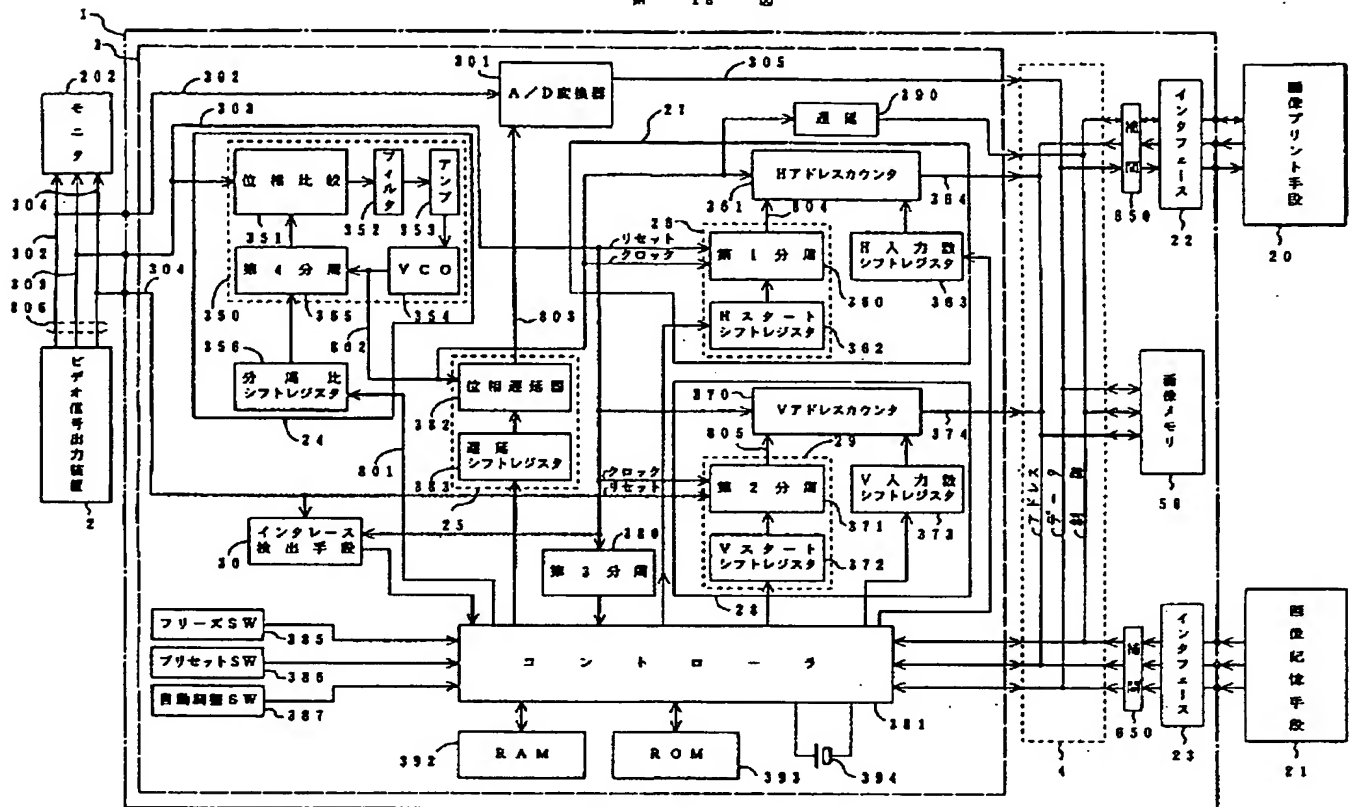
第 4 章



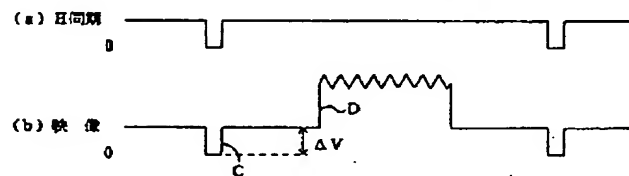




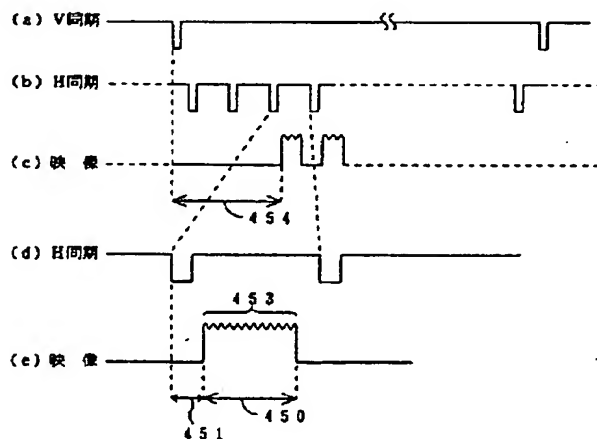
第 16 図



第 17 図



第 18 図



第 1 頁の続き

②発 明 者 小 堀 康 功 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作
所家電研究所内

②発 明 者 半 間 謙 太 郎 茨城県勝田市大字稲田1410番地 株式会社日立製作所東海
工場内

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成7年(1995)3月17日

【公開番号】特開平3-97376

【公開日】平成3年(1991)4月23日

【年通号数】公開特許公報3-974

【出願番号】特願平1-235209

【国際特許分類第6版】

H04N 5/14 Z 8626-5C
5/76 E 7916-5C

予 報 補 正 書 (自発)

平成6年7月20日

特 許 庁 長 官 殿

1. 事件の表示

特願平1-235209号

2. 発明の名称

映像伝送処理装置

3. 補正をする者

出願との関係 特許出願人
(510) 株式会社 日立製作所

4. 代理人

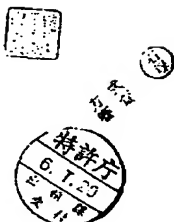
東京都新宿区西新宿3-9-23
ファミリー西新宿403号
電話3342-3380
(T928) 弁護士 平 本 通 人

5. 補正の対象

明細書の特許請求の範囲
および発明の詳細な説明の欄

6. 補正の内容

- (1) 明細書第12頁第13行、第14行、および第15～16行の「水平同期」を「同期」と補正。
(2) 特許請求の範囲を別紙の通り補正。



2. 特許請求の範囲

(1) 少なくとも水平同期信号、垂直同期信号、および映像信号からなるビデオ信号を入力して該ビデオ信号の信号パラメータを求め、該信号パラメータを利用して前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する映像信号処理装置において、

同期信号の周波数を検出する手段と、

前記同期信号の周波数に基づいて、水平および垂直方向の画素数を求める手段と、

前記画素数と同期信号の周波数とに応じて、ビデオ信号の量子化時の画素周波数を求める手段と、

前記映像信号を、周波数が前記画素周波数と同一のサンプリング信号の出力タイミングでA/D変換してなるデジタル画像データを参照して、水平同期信号の1サイクル内における画像期間、および垂直同期信号の1サイクル内における画像期間を求める手段と、

前記求められた画素数、画像期間、および画素周波数に関するパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する手段とを具備したことを特徴とする映像信号処理装置。

(2) 前記デジタル画像データを参照して映像信号の位相と前記サンプリング信号の位相とのずれを補正する位相補正手段を、さらに具備したことを特徴とする請求項1項記載の映像信号処理装置。

(3) 少なくとも水平同期信号、垂直同期信号、および映像信号からなるビデオ信号を入力して該ビデオ信号の信号パラメータを求め、該信号パラメータを利用して前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する映像信号処理装置において、

同期信号の周波数を検出する手段と、

前記同期信号の周波数に基づいて、水平および垂直方向の画素数を求める手段と、

前記画素数と同期信号の周波数とに応じて、ビデオ信号の量子化時の画素周波数を求める手段と、

前記映像信号を、周波数が前記画素周波数の2倍以上のサンプリング信号の出力タイミングでA/D変換してなるデジタル画像データを参照して、水平同期信号の1サイクル内における画像期間、および垂直同期信号の1サイクル内における画像期間を求める手段と、

前記求められた画素数、画像期間、および画素周波数に関するパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する手段と、

デジタル画像データに、画素周波数とサンプリング信号の周波数との関係に応じた補間処理を施して出力する補間処理手段とを具備したことを特徴とする映像信号処理装置。

(4) 前記画像データと座標情報とを参照して、前記画像期間および画素周波数を修正する手段を、さらに具備したことを特徴とする請求項3項ないし第3項のいずれかに記載の映像信号処理装置。

(5) 前記デジタル画像データを座標情報に応じて記憶する記憶手段をさらに具備し、前記参照されるデジタル画像データは、前記画像記憶手段から読み出されたデジタル画像データであることを特徴とする特許請求の範囲第1項ないし第4項のいずれかに記載の映像信号処理装置。

(6) 前記画像記憶手段はラインメモリであり、前記デジタル画像データの記憶、読み出し、書込みは水平方向の1ラインごとに行われることを特徴とする請求項第5項記載の映像信号処理装置。

(7) 前記求められた各パラメータを各信号ごとに記憶する記憶手段と、

該記憶された各信号ごとのパラメータを適宜的に読み出す手段とをさらに具備し、

前記読み出されたパラメータを利用して、前記ビデオ信号をデジタル画像データと座標情報とに変換して出力する機構を具備したことを特徴とする請求項第1項ないし第6項のいずれかに記載の映像信号処理装置。